



IP ядро Интерливера
Краткое описание

Информация о релизе

Название	INTERLEAVER
Версия	1.0
Дата сборки	2007.01
Код заказа	ip-interleaver

Назначение IP ядра

Данное IP ядро реализует алгоритм сверточного перемежения данных и полностью совместимо со стандартами:

1. цифрового телевизионного вещания (DVB-S, DVB-C, DVB-T);
2. цифрового кабельного вещания ITU-T J.83 annex B.

Комплект поставки

IP ядро Интерливера включает в себя:

- VQM/NGC/EDIF нетлисты для Altera Quartus II, Xilinx ISE, Lattice Diamond или Microsemi (Actel) Libero SoC;
- Testbench сценарии для проверки IP ядра;
- Примеры проектов для отладочных плат Altera, Xilinx, Lattice, Microsemi (Actel).

Структура IP ядра

На рисунке 1 показана структурная схема IP ядра Интерливера.

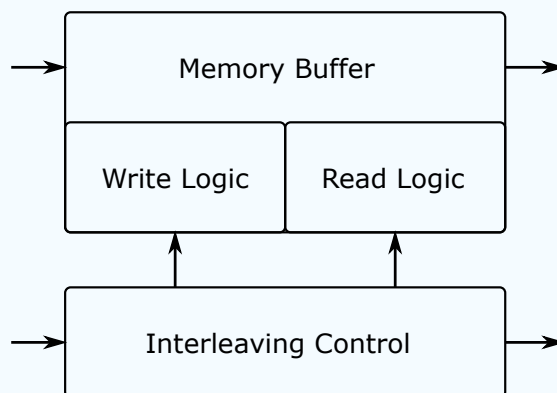


Рисунок 1. Структурная схема Интерливера

IP ядро Интерливера содержит буфер данных, реализованный на памяти (**Memory Buffer**), систему расчета адресов записи (**Write Logic**) и чтения (**Read Logic**). Для управления работой блоков и обеспечения внешнего интерфейса используется блок контроля (**Interleaving Control**).

Карта портов

На рисунке 2 представлен графический символ, а в таблице 1 дано описание портов IP ядра Интерливера.

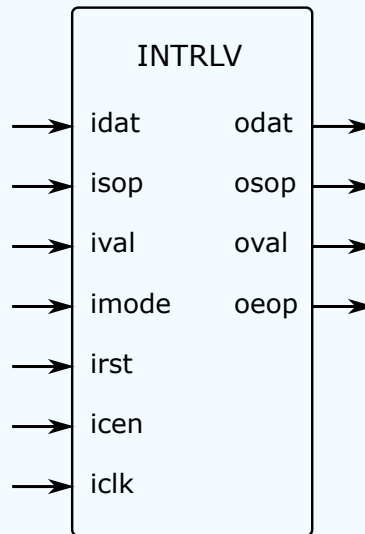


Рисунок 2. Карта портов Интерливера

Таблица 1. Описание портов Итерливера		
Порт	Тип	Описание
idat	вход	входные данные
isop	вход	строб начала блока входных данных
ival	вход	валидность входных данных
imode	вход	режим работы IP ядра, если MODE = "BOTH" 0 - interleaving 1 - de-interleaving если MODE = "TX" или "RX", то не используется
irst	вход	асинхронный сброс
icen	вход	разрешающий сигнал для iclk
iclk	вход	тактовая частота входных данных
odat	выход	выходные (декодированные) данные
osop	выход	строб начала блока выходных данных
oval	выход	валидность выходных данных
oeop	выход	строб окончания выходных данных

Описание работы IP ядра

Интерливинг (перемежение) данных - это изменение порядка следования символов в потоке. Сами символы в потоке могут быть как одноразрядными, так и многоразрядными данными. Основной сферой применения интерливеров являются каскадные схемы помехоустойчивого кодирования. В этом случае перемежение данных используется для рандомизации позиций ошибок на входе декодера. Интерливер позволяет разбить длинную последовательность ошибок (групповые ошибки) на одиночные ошибочные символы, что позволяет декодеру работать в условиях, близких к нормальному закону распределения ошибок. Существует два основных вида перемежения данных: сверточное и блочное перемежение. Единственной разницей между этими методами является алгоритм перестановки символов. Основным критерием работы интерливера является глубина перемежения (M и L), что соответствует максимальной длине блока групповых ошибок, которые он способен рандомизировать.

Главные особенности данного IP ядра:

1. высокоскоростной и ресурсосберегающий алгоритм перемежения на памяти;
2. поддержка различных стандартов сверточного интерливинга;
3. параметризованная длина задержки (M) и количества линий задержки (L);
4. поддержка динамического переключения интерливинг/де-интерливинг;
5. поддержка динамического изменения глубины перемежения (M , L);
6. наличие сигналов начала и конца блока данных на выходе.

Параметры IP ядра

Доступные для изменения параметры IP ядра Интерливера представлены в таблице 2:

Таблица 2. Описание параметров IP ядра Интерливера	
Параметр	Описание
W	разрядность входных данных
M	задержка единичного блока (branch lenght constant)
L	количество линий задержек (number of branches)
MODE	режим работы Интерливера: "TX" - интерливинг (interleaving) "RX" - деинтерливинг (de-interleaving) "BOTH" - интерливинг / деинтерливинг переключается imode
TYPE	архитектура Интерливера, "на памяти" или "на ячейках"

Скорость работы и занимаемый ресурс

В таблице 3 приведены результаты измерений IP ядра Интерливера.

Таблица 3. Производительность Интерливера				
Параметры кодера	Тип микросхемы ПЛИС			
	Ресурс	Speed grade, максимальная частота работы		
INTRLV (DVB) W=8, M=17, L=12, MODE="BOTH", TYPE="RAM"	Altera Cyclone II EP2C35			
	158 LEs 19,548 bits	-8, Fmax	-7, Fmax	-6, Fmax
		132.57 MHz	154.13 MHz	178.28 MHz
INTRLV (DVB) W=8, M=17, L=12, MODE="BOTH", TYPE="RAM"	Xilinx Spartan-3A DSP XC3SD1800			
	102 slices 19,548 bits (2 BRAMs)	-4, Fmax	-5, Fmax	
		111.3 MHz	131.6 MHz	

Обновление и техническая поддержка

Для получения актуальной информации об IP ядре Интерливера посетите страницу <http://www.iprium.ru/ipcores/id/interleaver/>.

Зарегистрированные клиенты могут получать обновления vqm/ngc netlist'ов IP ядра через личный кабинет на сайте компании IPrium <http://www.iprium.ru/>.

Для получения технической поддержки зарегистрированные клиенты могут воспользоваться тикет-системой в личном кабинете на сайте компании IPrium <http://www.iprium.ru/>. Максимальный срок обработки запроса о технической поддержке - 2 рабочих дня.

Заказ IP ядра

Код заказа ядра Интерливера - **ip-interleaver**.

Обратная связь

Компания IPrium (ООО "Иприум")

634029, Томск, пр. Фрунзе, 20, офис 427

Тел.: +7(3822)226454

E-mail: info@iprium.ru

website: <http://www.iprium.ru/contacts/>

История изменений

Версия	Дата	Изменения
1.0	2007.01.23	Первый релиз