



IP ядро QAM демодулятора
Краткое описание

Информация о релизе

Название	QAM-DEMODULATOR
Версия	2.1
Дата сборки	2010.05
Код заказа	ip-qam-demodulator

Назначение IP ядра

Данное IP ядро является полнофункциональным цифровым QAM демодулятором и полностью совместимо со стандартами:

1. цифрового телевизионного вещания (DVB-S, DVB-C, DVB-S2);
2. ITU-T для радиорелейных систем связи.

Комплект поставки

IP ядро QAM демодулятора включает в себя:

- VQM/NGC/EDIF нетлисты для Altera Quartus II, Xilinx ISE, Lattice Diamond или Microsemi (Actel) Libero SoC;
- Testbench сценарии для проверки IP ядра;
- Примеры проектов для отладочных плат Altera, Xilinx, Lattice, Microsemi (Actel).

Структура IP ядра

На рисунке 1 показана структурная схема IP ядра QAM демодулятора.

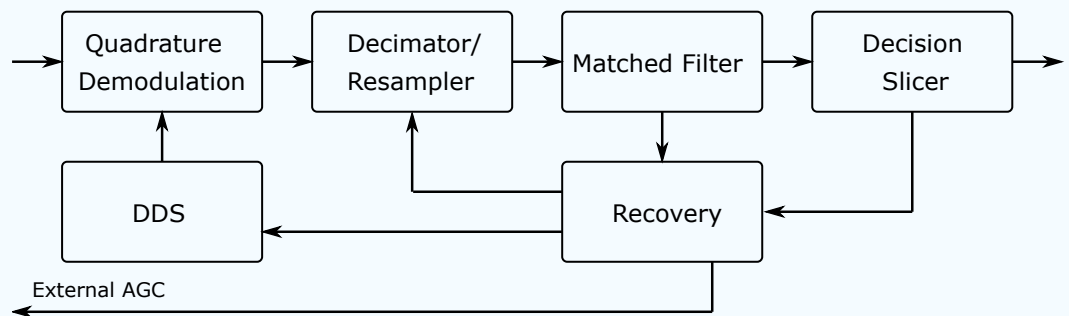


Рисунок 1. Структурная схема QAM демодулятора

QAM демодулятор состоит из квадратурного демодулятора (Quadrature Demodulation), цифрового синтезатора частот (Direct Digital Synthesis), дециматора/дробного ресемплера (decimator/resampler), приемного согласованного фильтра (Matched Filter), блока принятия решения (Decision Slicer), блока восстановления несущей частоты, тактовой частоты и автоматической регулировки усиления (Recovery).

Карта портов

На рисунке 2 представлен графический символ, а в таблице 1 дано описание портов IP ядра QAM демодулятора.

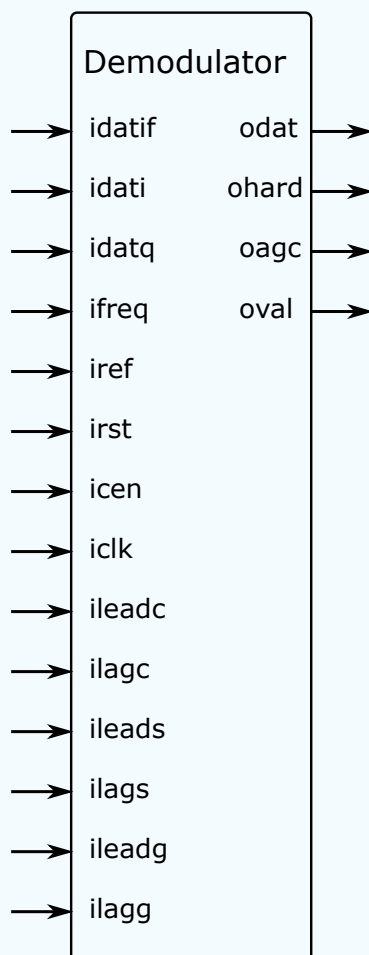


Рисунок 2. Карта портов QAM демодулятора

Таблица 1. Описание портов QAM демодулятора		
Порт	Тип	Описание
idatif	вход	входные данные на промежуточной частоте
idati	вход	входные данные I канала на видеочастоте
idatq	вход	входные данные Q канала на видеочастоте
ifreq	вход	опорное значение петли восстановления несущей частоты (carrier recovery)
iref	вход	опорное значение петли автоматической регулировки мощности (agc recovery)
irst	вход	асинхронный сброс
icen	вход	разрешающий сигнал для iclk
iclk	вход	тактовая частота входных данных
ileadc	вход	выбор полосы петлевого фильтра для подстройки несущей частоты
ilagc	вход	
ileads	вход	выбор полосы петлевого фильтра для подстройки символьной частоты
ilags	вход	
ileadg	вход	выбор полосы петлевого фильтра для автоматической регулировки мощности
ilagg	вход	
odat	выход	выходные данные демодулированного QAM сигнала (мягкое решение)
ohard	выход	выходные данные демодулированного QAM сигнала (принятое решение)
oagc	выход	выходной ШИМ сигнал для автоматической регулировки мощности
oval	выход	строб валидности выходных данных

Описание работы IP ядра

Для корректного восстановления информации из QAM-модулированного сигнала на приемной стороне необходимо знать с точностью до фазы несущую и символьную частоту. Для подстройки несущей частоты большинство современных QAM демодуляторов используют различные модификации классической схемы Костаса, а для подстройки тактовой частоты - схему Гарднера. Основным критерием качества алгоритмов подстройки является пороговое отношение сигнал/шум, при котором восстановление происходит с требуемым качеством.

Главные особенности данного IP ядра:

1. полностью цифровая когерентная демодуляция QAM сигнала;
2. диапазон входной промежуточной частоты до 40% от системной тактовой частоты;
3. цифровое восстановление символьной частоты (без внешнего VCXO);
4. символьная частота до 1/4 от системной тактовой частоты;
5. поддержка изменения схемы демодуляции "на лету";
6. параметризованный приемный согласованный фильтр и дециматора;
7. фиксированная задержка в демодуляторе.

Параметры IP ядра

Доступные для изменения параметры IP ядра QAM демодулятора представлены в таблице 2:

Таблица 2. Описание параметров IP ядра QAM демодулятора	
Параметр	Описание
W_IN	разрядность входных данных (разрядность АЦП)
W_OUT	разрядность выходных данных (мягкое решение)
MOD	максимальный вид модуляции, например "1024QAM"
ROLL-OFF	коэффициент скругления формирующего фильтра (RRC)
DEMIXER_MOD	режим работы входного смесителя, например "ПЧ" или "ВИДЕО"
L	коэффициент децимации входных данных

Скорость работы и занимаемый ресурс

В таблице 3 приведены результаты измерений IP ядра QAM демодулятора.

Таблица 3. Производительность QAM демодулятора				
Параметры кодера	Тип микросхемы ПЛИС			
	Ресурс	Speed grade ПЛИС, максимальная частота работы		
1024QAM W_IN=12 DEMIXER_MOD="VIDEO" L=4, ROLL-OFF=25%	Altera Cyclone II EP2C35			
	16,406 LEs 90,112 bits 20 DSP blocks (9x9)	-8, Fmax	-7, Fmax	-6, Fmax
		168.0 MHz 42.0 Msymb/s	186.0 MHz 46.5 Msymb/s	216.0 MHz 54.0 Msymb/s
1024QAM W_IN=12 DEMIXER_MOD="VIDEO" L=4, ROLL-OFF=25%	Xilinx Spartan-3A DSP XC3SD1800			
	9,143 slices 90,112 bits (16 BRAMs) 9 DSP blocks (18x18)	-4, Fmax	-5, Fmax	
		110.0 MHz 27.5 Msymb/s	144.0 MHz 36.0 Msymb/s	

Обновление и техническая поддержка

Для получения актуальной информации об IP ядре QAM демодулятора посетите страницу <http://www.iprium.ru/ipcores/id/qam-demodulator/>.

Зарегистрированные клиенты могут получать обновления vqm/ngc netlist'ов IP ядра через личный кабинет на сайте компании IPrium <http://www.iprium.ru/>.

Для получения технической поддержки зарегистрированные клиенты могут воспользоваться тикет-системой в личном кабинете на сайте компании IPrium <http://www.iprium.ru/>. Максимальный срок обработки запроса о технической поддержке - 2 рабочих дня.

Заказ IP ядра

Код заказа ядра QAM демодулятора - `ip-qam-demodulator`.

Обратная связь

Компания IPrium (ООО "Иприум")

634029, Томск, пр. Фрунзе, 20, офис 427

Тел.: +7(3822)226454

E-mail: info@iprium.ru

website: <http://www.iprium.ru/contacts/>

История изменений

Версия	Дата	Изменения
2.1	2010.05.04	Текущие улучшения
2.0	2009.08.18	Добавлена поддержка 16-APSK/32-APSK/64-APSK
1.2	2008.10.10	Добавлена поддержка 256-QAM/1024-QAM модуляции
1.1	2008.06.04	Добавлена поддержка 64-QAM модуляции
1.0	2007.03.06	Первый релиз