



IP ядро OFDM модулятора/  
демодулятора  
Спецификация

## Информация о релизе

Название	OFDM Modem IP Core
Версия	2.0
Дата сборки	2014.09
Код заказа	ip-ofdm-modem
Ревизия Спецификации	r1383

## Назначение IP ядра

Данное IP ядро реализует метод OFDM модуляции/демодуляции в пакетном режиме с применением дифференциальной PSK модуляции поднесущих (DBPSK, DQPSK, D8PSK).

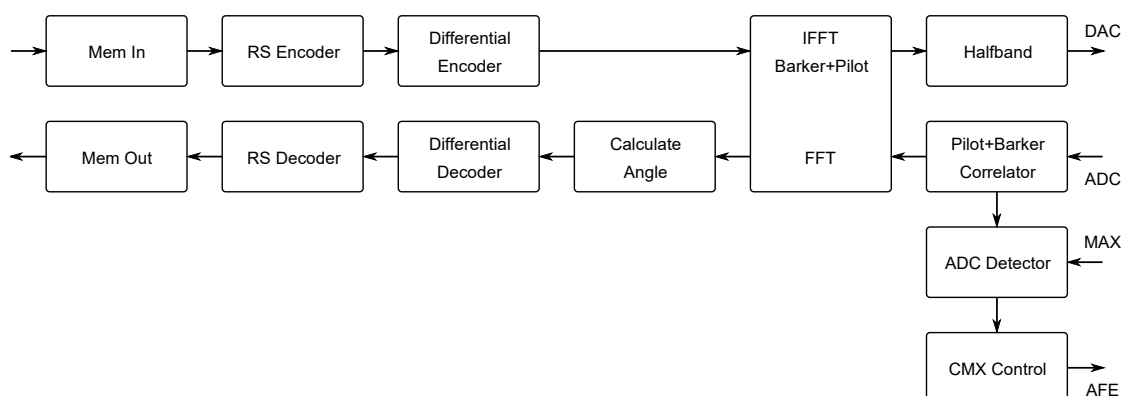
## Комплект поставки

IP ядро OFDM модулятора/демодулятора включает в себя:

- EDIF/NGC/QXP/VQM нетлист для Xilinx Vivado/ISE, Intel (Altera) Quartus, Lattice Diamond или Microsemi (Actel) Libero SoC;
- Testbench сценарии для проверки IP ядра;
- Примеры проектов для отладочных плат Xilinx, Intel (Altera), Lattice, Microsemi (Actel).

## Структура IP ядра

На рисунке 1 показана структурная схема IP ядра OFDM модулятора/демодулятора.

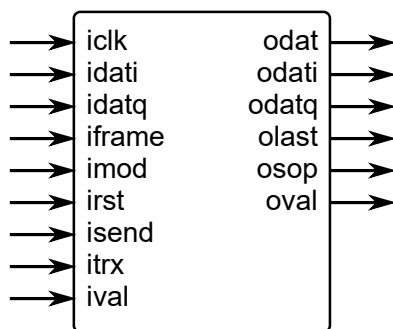


**Рисунок 1. Структурная схема OFDM модема**

IP ядро OFDM модема состоит из входного и выходного буфера памяти (**Mem In**, **Mem Out**), кодера/декодера Рида-Соломона (**RS Encoder**, **RS Decoder**), дифференциального декодера/PSK демаппера (**Differential Decoder**), блока преобразования комплексного значения I и Q канала в полярные координаты "угол/амплитуда" (**Calculate Angle**), блока расчета прямого и обратного преобразования Фурье (**IFFT/FFT**), ФНЧ фильтра (**Halfband**) и блока АРУ (**ADC Detector**, **CMX Control**).

## Карта портов

На рисунке 2 представлен графический символ, а в таблице 1 дано описание портов IP ядра OFDM модулятора/демодулятора.



**Рисунок 2. Карта портов OFDM модема**

Таблица 1. Описание портов OFDM модема		
Порт	Разрядность	Описание
iclk	1	Системная тактовая частота. IP ядро работает по переднему фронту iclk.
idati	W_IN	I канал АЦП.
idatq	W_IN	Q канал АЦП.
iframe	9	Количество символов FFT.
imod	2	Тип модуляции поднесущих: 0 - DBPSK; 1 - DQPSK; 2 - D8PSK.
irst	1	IP ядро сбрасывается синхронно, когда irst устанавливается в логическую единицу.
isend	1	Строб на отправку данных на передачу.
itrx	1	Выбор режима работы модема: 0 - RX (прием); 1 - TX (передача).
ival	1	Валидность входных данных с АЦП.
odat	8	Выходные данные демодулятора (для RS Decoder).
odati	W_DAC	I канал на ЦАП (с Halfband).
odatq	W_DAC	Q канал на ЦАП (с Halfband).

olast	1	Индикатор последнего выходного символа.
osop	1	Начала блока данных для RS Decoder.
oval	1	Валидность выходных данных для RS Decoder.

### Параметры IP ядра

Доступные для изменения параметры IP ядра OFDM модулятора/демодулятора представлены в таблице 2:

Таблица 2. Описание параметров IP ядра OFDM модулятора/демодулятора	
Параметр	Описание
<b>GUARD</b>	Количество точек в циклическом префиксе FFF символа.
<b>PREAMB</b>	Длительность пилот-тона.
<b>W_IN</b>	Разрядность АЦП ( <i>idati</i> , <i>idatq</i> ).
<b>W_DAC</b>	Разрядность ЦАП ( <i>odati</i> , <i>odatq</i> ).

Скорость работы и занимаемый ресурс

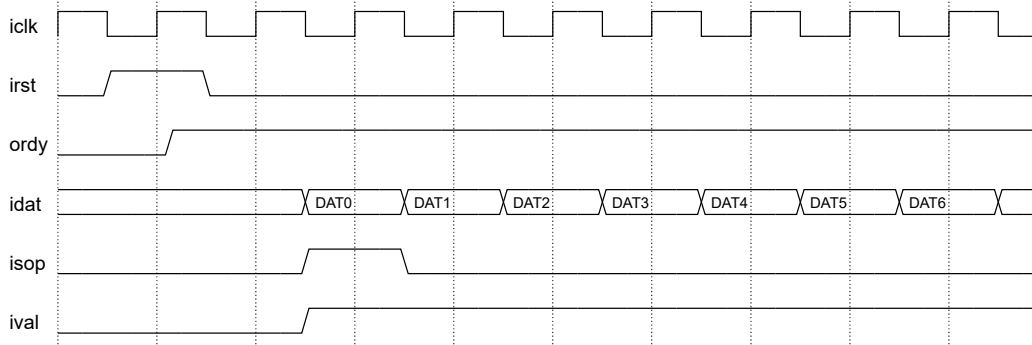
Приведенные результаты измерения были получены в автоматическом режиме с использованием стандартных настроек логического синтезатора и трассировщика ПЛИС для проекта, поставляемого вместе с IP ядром. IP ядро полностью поддерживает все семейства ПЛИС Xilinx и Altera, включая Spartan, Zynq, Artix, Kintex, Virtex, Cyclone, Arria, MAX, Stratix. В таблице 3 приведены результаты измерений IP ядра OFDM модема.

Таблица 3. Производительность OFDM модема				
Параметры IP ядра	Тип микросхемы ПЛИС			
	Ресурс	Speed grade, максимальная частота работы		
GUARD=16 PREAMB=3000 W_IN=10 W_DAC=10 FFT 256 points	Altera Cyclone IV EP4CE75			
	4,139 LEs 44 M9K RAM blocks 0 DSP (18x18)	-8, Fmax	-7, Fmax	-6, Fmax
		156.0 MHz 48.6 Mbit/s	182.7 MHz 56.9 Mbit/s	203.8 MHz 63.5 Mbit/s
GUARD=16 PREAMB=3000 W_IN=10 W_DAC=10 FFT 256 points	Xilinx Virtex-6 XC6VLX240T			
	1,088 Slices 22 18K RAM blocks 0 DSP (18x18)	-1, Fmax	-2, Fmax	-3, Fmax
		240.0 MHz 74.7 Mbit/s	271.0 MHz 84.4 Mbit/s	298.0 MHz 92.8 Mbit/s

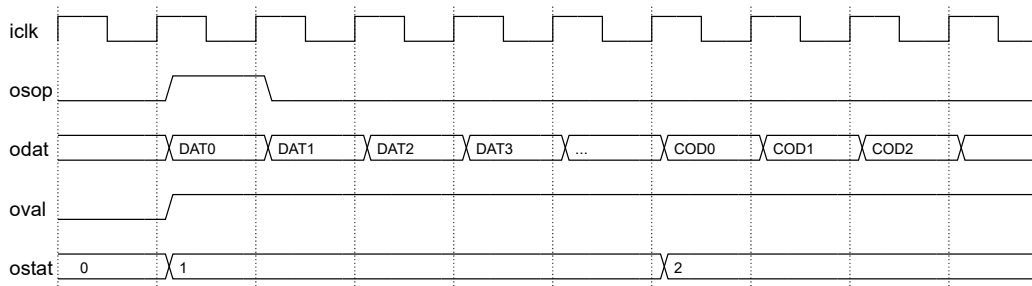
Описание интерфейса IP ядра

Для управления процессом кодирования/декодирования данных используется строб "начало информационного блока" **isop** и "валидность входных данных" **ival**. Стробом **isop** помечают первый информационный символ на входе кодера или декодера. Результирующий декодированный блок на выходе декодера помечается стробами "начало кодированного блока" **osop** и "валидность выходных данных" **oval**. Дополнительно декодер помечает статус выдаваемых данных при помощи **ostat**:

- 0 - данных на выходе нет;
- 1 - на выходе информационные символы кодированного блока;
- 2 - на выходе проверочные символы кодированного блока.



**Рисунок 3. Временные диаграммы работы OFDM демодулятора (вход)**



**Рисунок 4. Временные диаграммы работы OFDM демодулятора (выход)**

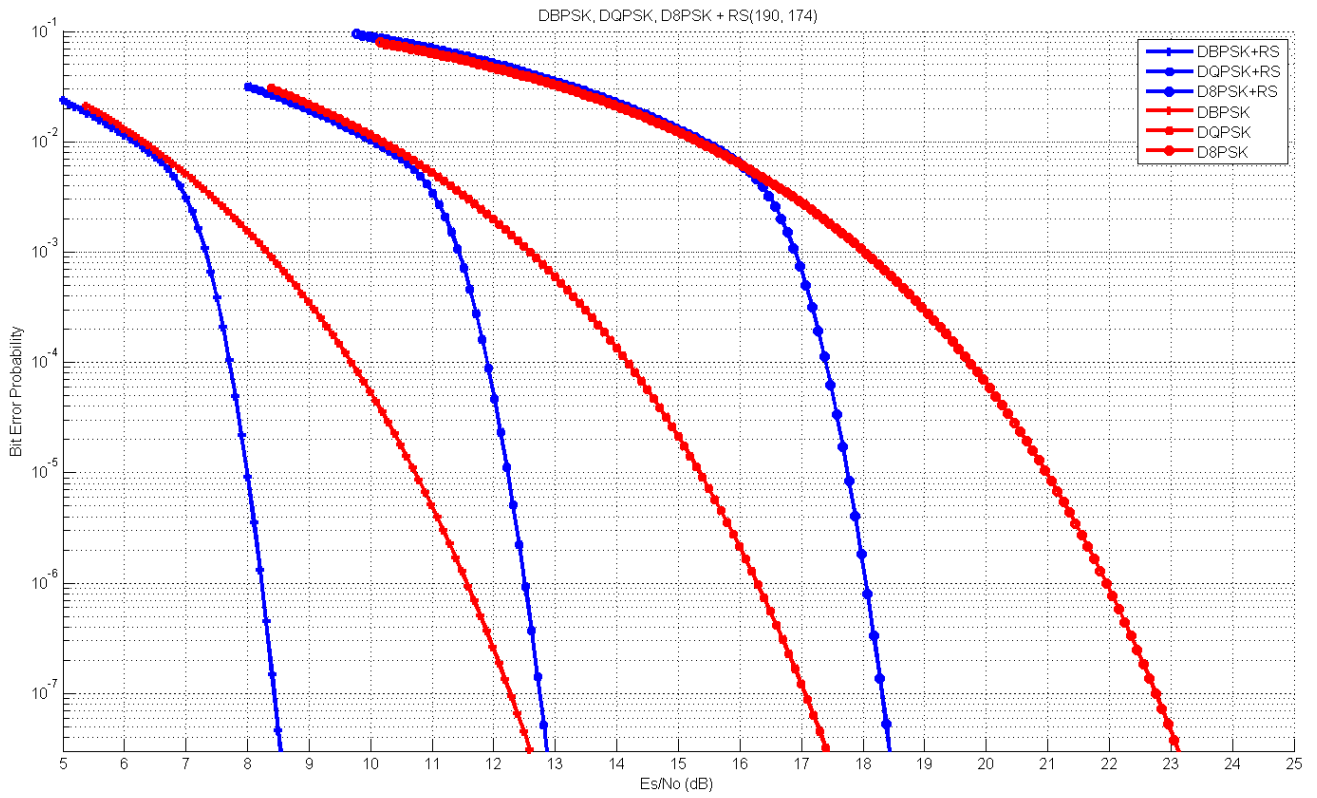


Рисунок 5. Производительность OFDM модема в AWGN канале

### Обновление и техническая поддержка

Бесплатная техническая поддержка осуществляется в течение 1 года и включает в себя консультации через телефон, E-mail и Skype. Максимальный срок обработки запроса о технической поддержке - 1 рабочий день.

Для получения актуальной информации об IP ядре посетите страницу

<https://www.iprium.ru/ipcores/id/ofdm-modem/>

### Обратная связь

ООО "Иприум"

634029, Томск, пр. Фрунзе, 20, офис 427

Тел.: +7(3822)256412

E-mail: [info@iprium.ru](mailto:info@iprium.ru)

Skype: fpgahelp

website: <https://www.iprium.ru/contacts/>

### История изменений

Версия	Дата	Изменения
2.0	2014.09.23	Добавлена поддержка Xilinx Virtex-7, Kintex-7, Artix-7, Altera Stratix V, Arria V, Cyclone V, Lattice ECP5
1.1	2013.03.19	Повышена производительность модема
1.0	2012.09.04	Официальный релиз